

#2 Priority
paper
7-16-01
R. Stiller

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Hiroshi NISHIBORI, et al.

GAU:

SERIAL NO: NEW APPLICATION

EXAMINER:

FILED: HEREWITH

FOR: POWER SEMICONDUCTOR DEVICE

JC971 U.S. PTO
09/845272
05/01/01

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

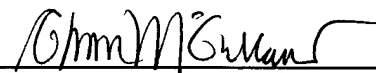
<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2000-350571	November 17, 2000

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - ☐ are submitted herewith
 - ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Marvin J. Spivak

Registration No. 24,913

C. Irvin McClelland
Registration Number 21,124



22850

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

JC971 U.S. PTO
09/845272
05/01/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年11月17日

出 願 番 号
Application Number:

特願2000-350571

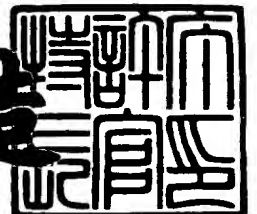
出 願 人
Applicant (s):

三菱電機株式会社

2001年 2月 9日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2001-3005136

【書類名】 特許願

【整理番号】 528439JP01

【提出日】 平成12年11月17日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/15

【発明者】

 【住所又は居所】 福岡県福岡市西区今宿東一丁目1番1号 福菱セミコン
 エンジニアリング株式会社内

 【氏名】 西堀 弘

【発明者】

 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会
 社内

 【氏名】 深田 雅一

【発明者】

 【住所又は居所】 福岡県福岡市西区今宿東一丁目1番1号 福菱セミコン
 エンジニアリング株式会社内

 【氏名】 吉田 貴信

【発明者】

 【住所又は居所】 福岡県福岡市西区今宿東一丁目1番1号 福菱セミコン
 エンジニアリング株式会社内

 【氏名】 吉松 直樹

【発明者】

 【住所又は居所】 福岡県福岡市西区今宿東一丁目1番1号 福菱セミコン
 エンジニアリング株式会社内

 【氏名】 高尾 治雄

【発明者】

 【住所又は居所】 福岡県福岡市西区今宿東一丁目1番1号 福菱セミコン
 エンジニアリング株式会社内

 【氏名】 木本 信義

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

【氏名】 上貝 康己

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100089233

【弁理士】

【氏名又は名称】 吉田 茂明

【選任した代理人】

【識別番号】 100088672

【弁理士】

【氏名又は名称】 吉竹 英俊

【選任した代理人】

【識別番号】 100088845

【弁理士】

【氏名又は名称】 有田 貴弘

【手数料の表示】

【予納台帳番号】 012852

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 電力用半導体装置

【特許請求の範囲】

【請求項 1】 厚さが 0.5～1 mm のセラミック基板と、

前記セラミック基板の表主面においてアルミニウム合金で形成され、電力用半導体素子が載置される 0.4～0.6 mm の厚さの回路パターンと、

前記セラミック基板の前記表主面とは反対側の裏主面に 0.2 mm 以下の厚さの前記アルミニウム合金で全面に配設される裏面パターンと、

厚さ 3.5～5.5 mm の銅合金で形成され、前記裏面パターンと対向する金属ベース板と、

前記裏面パターンの全面と前記金属ベース板との間に介在して両者を接合する厚さ 100～300 μ m のハンダ層と
を備える電力用半導体装置。

【請求項 2】 厚さが 0.5～1 mm のセラミック基板と、

前記セラミック基板の表主面においてアルミニウム合金で形成され、電力用半導体素子が載置される 0.4～0.6 mm の厚さの回路パターンと、

前記セラミック基板の前記表主面とは反対側の裏主面に 0.1 mm 以下の厚さのメタライズ層で全面に配設される裏面パターンと、

厚さ 3.5～5.5 mm の銅合金で形成され、前記裏面パターンと対向する金属ベース板と、

前記裏面パターンの全面と前記金属ベース板との間に介在して両者を接合する厚さ 50～400 μ m のハンダ層と
を備える電力用半導体装置。

【請求項 3】 前記裏面パターン上に配設されたワイヤバンプを更に備える、請求項 1 又は請求項 2 記載の電力用半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は電力用半導体装置に関し、特に回路パターンが形成された表主面と

、裏面パターンが形成された裏主面とを有する絶縁基板を採用し、裏面パターンが金属ベース板上に接合材で接合された電力用半導体装置に関する。

【 0 0 0 2 】

【従来の技術】

電力用半導体装置の裏面パターンは、従来からヒートシンクの機能を担っており、これを金属ベース板上に接合することにより熱放出を行っていた。裏面パターンや、その反対側である表主面に回路パターンが形成される絶縁基板は、例えばセラミックスを使用して形成される。

【 0 0 0 3 】

回路パターン及び裏面パターンの材質として従来はCu（銅）合金（Cu自体を含む：本明細書において同様）、あるいはAl（アルミニウム）合金（Al自体を含む：本明細書において同様）が用いられていた。後者の場合、回路パターンの厚さと裏面パターンの厚さとが同一に、例えば0.4mmや0.5mmに設定されていた。そして絶縁基板下で裏面パターンと金属ベース板とを接合するハンダ層の厚さは、任意に設定されていた。

【 0 0 0 4 】

【発明が解決しようとする課題】

回路パターン及び裏面パターンの材質としてCu合金を用いた場合には、温度サイクルによって絶縁基板やハンダ層に早期にクラックが生じやすい。これに対処するために、金属ベース板の材質としてAl/SiCやCu/Mo材が採用される。これらの材料はCuよりも絶縁基板の材料であるセラミックスに膨張係数が近いからであり、電力用半導体装置の信頼性が高められている。しかし、Cu合金よりも高価であるという難点がある。

【 0 0 0 5 】

一方、回路パターン及び裏面パターンの材質としてAl合金を用いた場合には、セラミックス性の絶縁基板の耐クラック性を向上させることができる。しかしハンダ層の早期クラックを解消することまでは期待できない。そこでやはり金属ベース板の材質としてAl/SiCやCu/Mo材が採用される。

【 0 0 0 6 】

特に裏面パターンが0.4～0.5mmの厚さのAl合金を用いた場合には、Cu合金を用いた場合よりも電気抵抗が増大する。電気抵抗の増大は電力用半導体装置の全体としての熱抵抗の増大を招来し、絶縁基板に搭載される半導体素子の熱放散性が悪化する。

【0007】

更にハンダ層の厚さが任意に設定されるため、ハンダ層の厚さが不均一に形成される。よって裏面パターンと金属ベース板との接合において絶縁基板が傾き、熱抵抗が増大し、目標とする熱抵抗とハンダ層の耐クラック性能とのバランスが採れなくなる可能性がある。これは品質のバラツキ増大や設計変更及び、設計裕度が小さくなるという問題点がある。更には温度サイクルに依るハンダ層のクラックが、ハンダ層が薄くなるコーナー部分から早期に発生し易いという問題点もある。これは熱抵抗の増大、ひいては電力用半導体素子の破壊に至りやすい。

【0008】

本発明は上記の問題点を径欠するためになされたもので、回路パターン及び裏面パターンの材質としてAl合金を採用してコストを抑制しつつも、熱抵抗を低減し、またハンダ層の熱サイクル性の耐性を向上する電力用半導体装置を提供することを目的としている。

【0009】

【課題を解決するための手段】

この発明のうち請求項1にかかるものは電力用半導体装置であって、厚さが0.5～1mmのセラミック基板と、前記セラミック基板の表主面においてアルミニウム合金で形成され、電力用半導体素子が載置される0.4～0.6mmの厚さの回路パターンと、前記セラミック基板の前記表主面とは反対側の裏主面に0.2mm以下の厚さの前記アルミニウム合金で全面に配設される裏面パターンと、厚さ3.5～5.5mmの銅合金で形成され、前記裏面パターンと対向する金属ベース板と、前記裏面パターンの全面と前記金属ベース板との間に介在して両者を接合する厚さ100～300μmのハンダ層とを備える。

【0010】

この発明のうち請求項2にかかるものは電力用半導体装置であって、厚さが0

． 5 ～ 1 m m のセラミック基板と、前記セラミック基板の表主面においてアルミニウム合金で形成され、電力用半導体素子が載置される 0 . 4 ～ 0 . 6 m m の厚さの回路パターンと、前記セラミック基板の前記表主面とは反対側の裏主面に 0 . 1 m m 以下の厚さのメタライズ層で全面に配設される裏面パターンと、厚さ 3 . 5 ～ 5 . 5 m m の銅合金で形成され、前記裏面パターンと対向する金属ベース板と、前記裏面パターンの全面と前記金属ベース板との間に介在して両者を接合する厚さ 5 0 ～ 4 0 0 μ m のハンダ層とを備える。

【 0 0 1 1 】

この発明のうち請求項 3 にかかるものは、請求項 1 又は請求項 2 に記載の電力用半導体装置であって、前記裏面パターン上に配設されたワイヤバンプを更に備える。

【 0 0 1 2 】

【発明の実施の形態】

図 1 は以下の実施の形態に共通して適用される電力用半導体装置の構成を例示する断面図である。

【 0 0 1 3 】

C u 合金で形成された金属ベース板 1 上に、半導体素子基板 2 が載置されている。詳細には半導体素子基板 2 は、例えば窒化アルミニウム (A l N) 、アルミナ (A l ₂ O ₃) 等のセラミックスで形成された絶縁基板 3 を備えており、更にその上面及び下面には回路パターン 4 及び裏面パターン 5 をそれぞれがろう材などを用いて接合して備えている。回路パターン 4 及び裏面パターン 5 はいずれも A l 合金で形成されている。金属ベース板 1 の厚さは例えば 3 . 5 ～ 5 . 5 m m に設定され、絶縁基板 3 の厚さは例えば 0 . 5 ～ 1 m m に設定され、回路パターン 4 の厚さは 0 . 4 ～ 0 . 6 m m に設定されている。裏面パターン 5 は絶縁基板 3 の全面に配設されている。

【 0 0 1 4 】

回路パターン 4 には電力用 M O S トランジスタなどの第 1 の半導体素子 6 及びフリーホイールダイオードなどの第 2 の半導体素子 7 が、それぞれハンダ層 8 A , 8 B を介して載置されている。一方、裏面パターン 5 はハンダ層 8 C を介して

金属ベース板 1 上に接合されている。金属ベース板 1 は半導体素子基板 2 のヒートシンクとして機能する。

【 0 0 1 5 】

金属ベース板 1 上には、半導体素子基板 2 を囲みつつケース 1 0 が載置され、ケース 1 0 には半導体素子基板 2 に対向する側に蓋 1 2 が載置される。主回路端子 1 1 はケース 1 0 に保持されており、内部接続用アルミワイヤ 1 3 によって第 1 及び第 2 の半導体素子 6, 7 と電氣的に接続される。

【 0 0 1 6 】

図 2 は半導体素子基板 2 近傍の構成要素の厚さを図示する断面図である。本発明において厚さ t_2 , t_3 は、それぞれ裏面パターン 5 及びハンダ層 8 C の厚さを示す。

【 0 0 1 7 】

実施の形態 1.

図 3 は本発明の構成を説明するグラフであり、線群 L 1 は熱サイクルによってハンダ層 8 C に生じる歪み ε (無名数) の、線群 L 2 は熱抵抗 R_{th} ($^{\circ}\text{C}/\text{W}$) の、いずれもハンダ層 8 C の厚さ t_3 に対する依存性を示す。

【 0 0 1 8 】

熱サイクルの条件としては、 $-40 \sim 125^{\circ}\text{C}$ であり、その回数は高い信頼性が要求される電鉄用や自動車用のパワーモジュールにおいて 1 0 0 0 \sim 1 5 0 0 サイクルが目標とされる。

【 0 0 1 9 】

線群 L 1 において線 L 1 1, L 1 2, L 1 3, L 1 4 はそれぞれ裏面パターン 5 の厚さ t_2 が 0. 1 mm、0. 2 mm、0. 3 mm、0. 4 mm の場合を示し、線群 L 2 において線 L 2 1, L 2 2, L 2 3, L 2 4 はそれぞれ裏面パターン 5 の厚さ t_2 が 0. 1 mm、0. 2 mm、0. 3 mm、0. 4 mm の場合を示す。セラミックスで形成された絶縁基板 3 に対して A 1 箔を裏面パターン 5 として接合する場合にはほぼ 0. 1 mm 程度が下限と考えられる。金属ベース板 1、絶縁基板 3、回路パターン 4 の上述の厚さの範囲内ではこれらの厚さによっては線 L 1 1, L 1 2, L 1 3, L 1 4, L 2 1, L 2 2, L 2 3, L 2 4 は殆ど変動

しない。なお、比較のために回路パターン4及び裏面パターン5にCu合金を用いた場合、具体的には前者として0.3mm、後者として0.15mmを形成した場合を、線L19, L29（それぞれ線群L1, L2に属する）として画いている。

【0020】

ハンダ層8Cの厚さ t_3 が厚いほど、また裏面パターン5の厚さ t_2 が薄いほど、ハンダ層8Cに生じる歪み ε は低下する。回路パターン4及び裏面パターン5にCu合金を用いた場合（線L19）よりも小さな歪み ε を得るには、Al合金を用いた場合にはその厚さ t_2 が0.1mm（線L11）であることが望ましい。しかし、ハンダ層8Cに生じる歪み ε を許容値 ε_0 よりも小さくするためには、裏面パターン5の厚さ t_2 が0.1mmの場合にはハンダ層8Cの厚さ t_3 は100 μ m以上必要である。

【0021】

ハンダ層8Cの厚さ t_3 が薄いほど、また裏面パターン5の厚さ t_2 が薄いほど、熱抵抗 R_{th} は低下する。回路パターン4及び裏面パターン5にCu合金を用いた場合（線L29）よりも小さな熱抵抗は得られていないが、Al合金を用いた場合にはその厚さ t_2 が0.1mmであること（線L21）が望ましい。しかし、熱抵抗 R_{th} を許容値 R_{th0} よりも小さくするためには、裏面パターン5の厚さ t_2 が0.1mm（線L21）の場合であっても、ハンダ層8Cの厚さ t_3 は300 μ m以下に設定されることが望ましい。一方、裏面パターン5の厚さ t_2 が0.2mmの場合（線L12）であっても、ハンダ層8Cの厚さ t_3 が300 μ mであればハンダ層8Cに生じる歪み ε は許容値 ε_0 よりも小さい。

【0022】

以上のことから、回路パターン4及び裏面パターン5をいずれもAl合金で形成した場合には、例えば金属ベース板1、絶縁基板3、回路パターン4の上述の厚さの範囲において、裏面パターン5の厚さ t_2 が0.2mm以下の場合に、ハンダ層8Cの厚さ t_3 を100～300 μ mの範囲に設定すれば歪み ε と熱抵抗 R_{th} とを好適に抑制することができ、放熱性とヒートサイクルに優れた電力用半導体装置を提供することができる。しかも金属ベース板1には高価なAl/Si

CやCu/Mo材を採用する必要が無く、安価なCu合金を採用することができる。

【0023】

勿論、回路パターン4及び裏面パターン5にCu合金を用いた場合と比較して、Al合金を使用した場合のメリットは従来通り享受できる。即ち、弾性係数が小さい故に絶縁基板3に対して掛ける応力が小さいという点、回路パターン4へ第1及び第2の半導体素子6、7をハンダ層8A、8Bで接合して搭載する際にもハンダの飛沫が付着しにくいという点、のいずれのメリットも得られる。

【0024】

実施の形態2.

線群L1における線L10、線群L2における線L20は、いずれもメタライズ層を裏面パターン5として採用した場合を示している。金属ベース板1、絶縁基板3、回路パターン4の上述の厚さの範囲内では、これらの厚さによっては線L10、L20は殆ど変動しない。当該メタライズ層は公知のメタライズ技術、例えば溶射や蒸着で形成することができ、その膜厚は0.005～0.1mmに、望ましくは0.020mm以下に設定される。メタライズ層の材料としては、Mo-Mn（モリブデン-マンガン）、W（タングステン）を採用することができる。あるいは回路パターン4と絶縁基板3との間に設けられるロウ材、例えばAl系の材料を用いても良い。いずれにしてもメタライズ層の表面、即ち金属ベース板1と接合される側は、ハンダ層8Cとの密着性、濡れ性を向上させるために、Ni（ニッケル）メッキを施すことが望ましい。

【0025】

このようにメタライズ層を裏面パターン5として採用することにより、その膜厚を非常に薄くできるので、ハンダ層8Cの厚さ t_3 の選択範囲は広がる。具体的には、例えば金属ベース板1、絶縁基板3、回路パターン4の上述の厚さの範囲において、ハンダ層8Cに生じる歪み ε はハンダ層8Cの厚さ t_3 が $50\mu\text{m}$ 以上あれば許容値 ε_0 よりも小さくでき、熱抵抗 R_{th} はハンダ層8Cの厚さ t_3 が $400\mu\text{m}$ 以下であれば許容値 R_{th0} よりも小さくできる。つまりハンダ層8Cの厚さ t_3 は $50\sim 400\mu\text{m}$ の間で設定できる。

【 0 0 2 6 】

以上のことから本実施の形態によれば、ハンダ層 8 C の厚さも薄くすることができ、結果として放熱性、生産性に優れ、安価な電力用半導体装置を提供することができる。

【 0 0 2 7 】

実施の形態 3.

図 1 や図 2 に示されるように、裏面パターン 5 と金属ベース板 1 との間にはハンダ層 8 C に接触して、例えば A 1 製のワイヤバンプ 9 が挟まれており、金属ベース板 1 と半導体素子基板 2 との間隔を均一にする機能を果たしている。

【 0 0 2 8 】

これにより裏面パターン 5 と金属ベース板 1 との接合において絶縁基板 3 が傾くことを回避できる。そして裏面パターン 5 と金属ベース板 1 との間隔を確保することができ、ハンダ層 8 C の厚さを均一にし易く、よってその薄肉化も容易とする。従って生産性に優れ、コスト低減に極めて有効である。

【 0 0 2 9 】

なお、ワイヤバンプ 9 の直径は放熱性及び信頼性を考慮して $50 \sim 400 \mu\text{m}$ 程度が望ましく、それ故、上記 2 つの実施の形態にはもちろん適応できる。

【 0 0 3 0 】

【発明の効果】

この発明のうち請求項 1 にかかる発明によれば、放熱性とヒートサイクルに優れた電力用半導体装置を提供することができる。

【 0 0 3 1 】

この発明のうち請求項 2 にかかる発明によれば、裏面パターンにメタライズ層を採用したので、その厚さを薄くすることができるのみならず、ハンダ層の厚さも薄くすることができ、結果として放熱性、生産性に優れ、安価な電力用半導体装置を提供することができる。

【 0 0 3 2 】

この発明のうち請求項 3 にかかる発明によれば、裏面パターンと金属ベース板との接合においてセラミック基板が傾くことを回避できる。裏面パターンと金属

ベース板との間隔を確保することができ、ハンダ層の厚さを均一にし易く、よってその薄肉化も容易とする。従って生産性に優れ、コスト低減に極めて有効である。

【図面の簡単な説明】

【図 1】 本発明が適用可能な電力用半導体装置を例示する断面図である。

【図 2】 半導体素子基板 2 近傍の構成要素の厚さを示す断面図である。

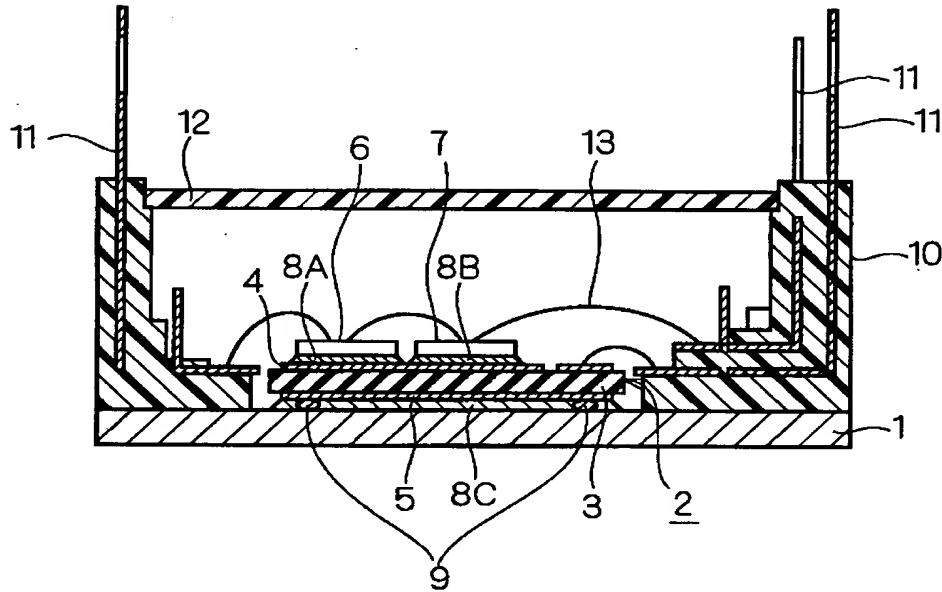
【図 3】 本発明の構成を説明するグラフである。

【符号の説明】

1 金属ベース板、3 絶縁基板、4 回路パターン、5 裏面パターン、6 第 1 の半導体素子、7 第 2 の半導体素子、8 C ハンダ層、9 ワイヤバン
プ。

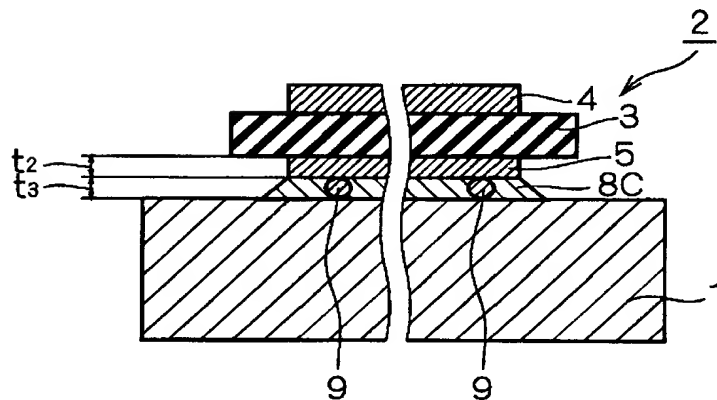
【書類名】 図面

【図 1】

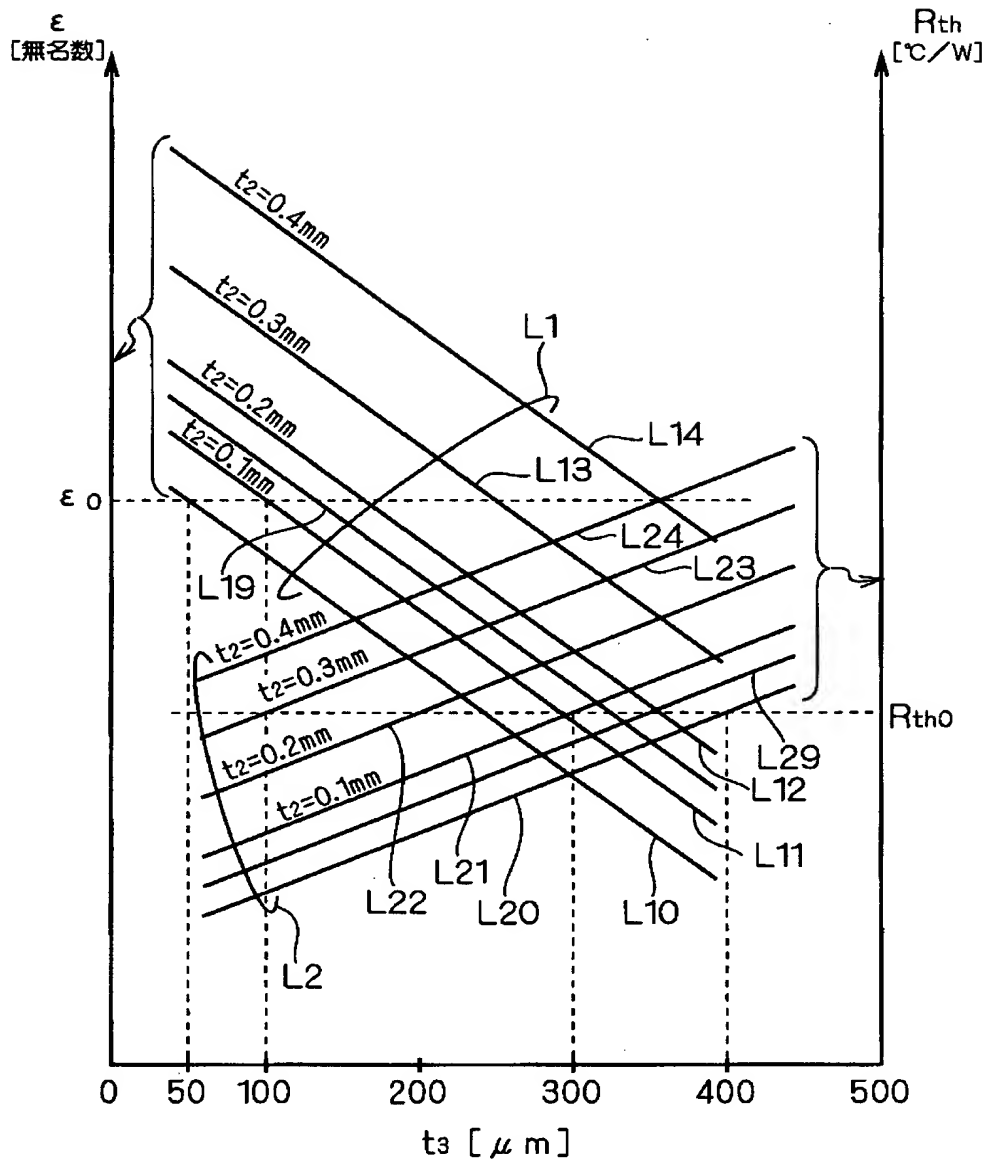


- 1 : 金属ベース板
- 3 : 絶縁基板
- 4 : 回路パターン
- 5 : 裏面パターン
- 6 : 第1の半導体素子
- 7 : 第2の半導体素子
- 8C : ハンダ層
- 9 : ワイヤバンプ

【図 2】



【図 3】



【書類名】 要約書

【要約】

【課題】 回路パターン及び裏面パターンの材質としてA1合金を採用してコストを抑制しつつも、熱抵抗を低減し、またハンダ層の熱サイクル性の耐性を向上する電力用半導体装置を提供する。

【解決手段】 Cu合金で形成された金属ベース板1上に、半導体素子基板2が載置されている。半導体素子基板2は、例えばセラミックスで形成された絶縁基板3を備えており、更にその上面及び下面にいずれもA1合金製の回路パターン4及び裏面パターン5を備えている。裏面パターン5は絶縁基板3の全面に配設され、ハンダ層8Cを介して金属ベース板1上に接合されている。金属ベース板1及び絶縁基板3の厚さを例えばそれぞれ3.5～5.5mm及び0.5～1mmに、回路パターン4の厚さを0.4～0.6mmに、裏面パターン5及びハンダ層8Cの厚さをそれぞれ0.2mm以下及び100～300 μ mに設定する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000006013]

1. 変更年月日	1990年 8月24日
[変更理由]	新規登録
住 所	東京都千代田区丸の内2丁目2番3号
氏 名	三菱電機株式会社